Capítulo 3.5 – Desempenho da CPU

* Dois fatores que influenciam na velocidade da CPU: pipeline e cache.

3.5.1 – Pipelining

* Algumas instruções podem parar o pipeline pr alguns instantes e drgradar o desempenho.
* Latência: tempo (clocks) requeridos para passar pelo pipeline.
* Throuput é o número de instruções por ciclo.
* Máquinas RISC apresentam tempo mais regulares.
* Podem ocorrer data stalls ou control stalls.
* Introdução de delayed branches pode resolver o problema em parte.

3.5.2 – Caching

* Tempo varia consideravelmente por conta de cache miss.
* Miss obrigatório, o local não havia sido referenciado ainda.
* Miss conflitante, dois áreas de memória estão lutando por uma linha de cache.
* Miss de capacidade, não cabe na cache.